

KP1533IE11 Четырехразрядный двоично-десятичный счетчик с синхронной установкой в состояние логического нуля

Аналог - SN74ALS162A

Расположение выводов

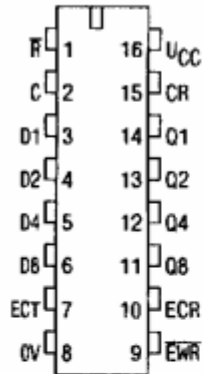
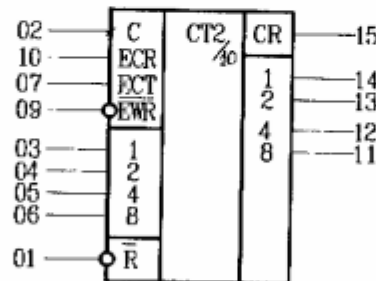


Таблица назначения выводов

01	R	Вход установки в состояние "логического 0"
02	C	Вход тактовый
03	D1	Вход информационный
04	D2	Вход информационный
05	D4	Вход информационный
06	D8	Вход информационный
07	ECT	Вход разрешения счета
08	OV	Общий вывод
09	EWR	Вход разрешения записи
10	ECR	Вход разрешения переноса
11	Q8	Выход третьего разряда
12	Q4	Выход второго разряда
13	Q2	Выход первого разряда
14	Q1	Выход нулевого разряда
15	CR	Выход переноса
16	UCC	Вывод питания от источника напряжения

Условно-графическое обозначение



Микросхема KP1533IE11 представляет собой четырехразрядный десятичный счетчик с синхронным сбросом. В микросхеме предусмотрена возможность предварительной записи информации. Работа KP1533IE11 определяется тремя управляющими входами ECT, ECR, EWR. Низкий уровень напряжения на входе EWR разрешает предварительную установку счетчика в состояние, определяемое логическими уровнями на информационных входах. Установка проводится синхронно по переднему фронту синхроимпульса.

Счет импульсов, начиная с числа, предварительно установленного, будет осуществляться только при наличии напряжения высокого уровня на всех трех входах управления ECT, ECR, EWR. При напряжении низкого уровня на одном из входов ECT, ECR на выходах счетчика сохраняется предыдущее состояние. Установка счетчика в исходное состояние низкого уровня напряжения на выходах производится синхронно при подаче низкого уровня напряжения на вход R по положительному фронту тактового импульса по входу C.

Динамические параметры KP1533IE11

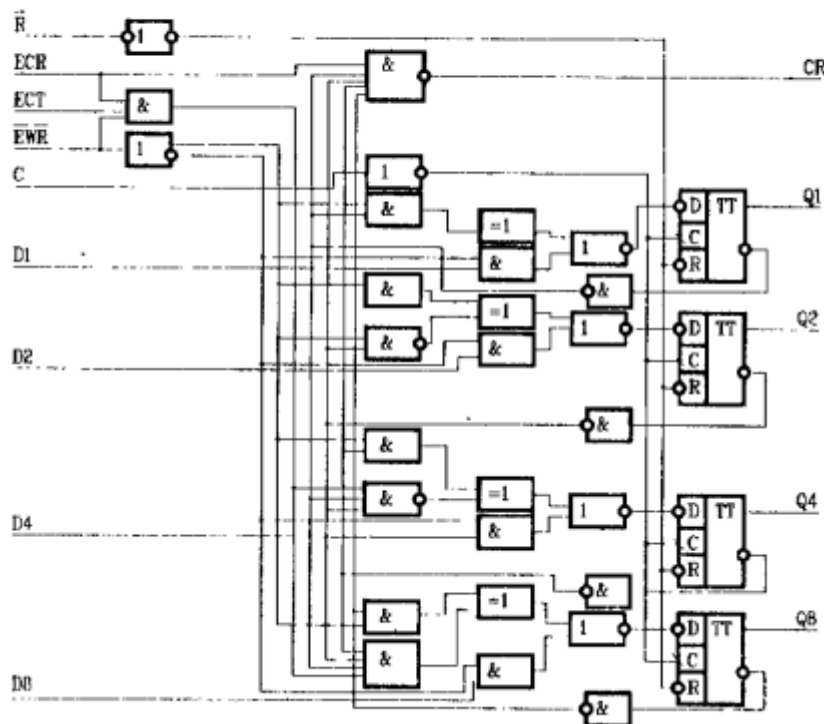
Обозначение	Наименование параметра	Норма		Единица измерения	Режим измерения
		не менее	не более		
t_{PLH}	Время задержки распространения сигнала при выключении - от вывода 02 к выводу 15 - от вывода 02 к выводам 11-14 - от вывода 10 к выводу 15		26 15 13	нс	$U_{CC}=5,0В \pm 10\%$ $R_L=0,5кОм$ $C_L=50пФ$ $t=2нс$
t_{PHL}	Время задержки распространения сигнала при включении - от вывода 02 к выводу 15 - от вывода 02 к выводам 11-14 - от вывода 10 к выводу 15		23 17 13	нс	$U_{CC}=5,0В \pm 10\%$ $C_L=50пФ$ $R_L=0,5кОм$ $t=2нс$

Статические параметры КР1533НЕ11

Обозначение	Наименование параметра	Норма		Единица измерения	Режим измерения
		не менее	не более		
U_{OH}	Выходное напряжение высокого уровня	2,5		В	$U_{CC}=4,5В$ $U_{IH}=2,0В$ $U_{IL}=0,8В$ $I_{OH}=-0,4мА$ $I_{OL}=-0,4мА$
U_{OL}	Выходное напряжение низкого уровня		0,4 0,5	В В	$U_{CC}=4,5В$ $U_{IH}=2,0В$ $U_{IL}=0,8В$ $I_{IL}=4мА$ $I_{OL}=8мА$
I_{IH}	Входной ток высокого уровня - по выводам 02, 09, 10 - по выводам 01, 03-07		40 20	мкА	$U_{CC}=5,5В$ $U_{IH}=2,7В$ $I_{OL}=8мА$ $I_{OL}=8мА$
I_{IL}	Входной ток низкого уровня		1-0,21	мА	$U_{CC}=5,5В$ $U_{IL}=0,4В$
I_O	Выходной ток	1-301	1-1121	мА	$U_{CC}=5,5В$ $U_O=2,25В$
U_{SDI}	Прямое падение напряжения на антизвонном диоде		1-1,51	В	$U_{CC}=4,5В$, $I_I=-18мА$
I_{CC}	Ток потребления		21	мА	$U_{CC}=5,5В$

Интегральные микросхемы серии КР1533

Функциональная схема



Предельно допустимые электрические режимы эксплуатации приведены в Приложении 1 в табл. 1.

Для справки:

- емкость входа — не более 5 пФ;
- допускается подключение к выходам емкости не более 200 пФ, при этом нормы на динамические параметры не регламентируются;
- эксплуатация микросхем в режиме измерения I_{O} , U_{CDI} не допускается;
- допустимое значение статического потенциала — 200 В;
- допускается кратковременное воздействие (в течение не более 5 мс) напряжения питания до 7 В;
- собственные резонансные частоты микросхем до 20 кГц отсутствуют;
- максимальное время фронта нарастания и время фронта спада входного импульса — не более 1 мкс, а по входу С — не более 50 нс.

Параметры временной диаграммы работы:

- максимальная тактовая частота — не более 30 МГц;
- длительность входных импульсов положительной и отрицательной полярности — не менее 16,5 нс;
- время установления информации относительно тактового входа С по информационным входам D1, D2, D4, D8 — не менее 15 нс;
- время установления информации относительно входа С по входу разрешения счета EST и входу разрешения переноса ECR — не менее 25 нс;
- время установления информации относительно входа С для входа установки в состояние логического нуля B по уровню логической единицы — не менее 10 нс;
- время установления информации относительно входа С для входа разрешения записи EW \bar{E} — не менее 15 нс;
- время удержания — не менее 0 нс относительно входа С для синхронных входов.

Дополнительная информация:

- технические условия БК0.348.806-27ТУ.